GUÍA DOCENTE

DENOMINACIÓN DE LA ASIGNATURA

Denominación: **DISEÑO AVANZADO DE SISTEMAS DIGITALES Y PROCESADORES**
Código: 101414
Plan de estudios: **GRADO DE INGENIERÍA INFORMÁTICA** Curso:
Denominación del módulo al que pertenece: OBLIGATORIO ESPECIALIDAD INGENIERÍA DE COMPUTADORES
Materia: DISEÑO AVANZADO DE SISTEMAS DIGITALES Y PROCESADORES
Carácter: OBLIGATORIA Duración: SEGUNDO CUATRIMESTRE
Créditos ECTS: 6.0 Horas de trabajo presencial: 60
Porcentaje de presencialidad: 40.0% Horas de trabajo no presencial: 90
Plataforma virtual: http://moodle.uco.es/moodlemap/

DATOS DEL PROFESORADO

Nombre: BROX JIMENEZ, MARIA (Coordinador)
Departamento: INGENIERÍA ELECTRÓNICA Y DE COMPUTADORES
Área: ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES
Ubicación del despacho: Edificio Leonardo Da Vinci, zona 7, planta baja
E-Mail: mbrox@uco.es Teléfono: 957212224

REQUISITOS Y RECOMENDACIONES

Requisitos previos establecidos en el plan de estudios

Ninguno

Recomendaciones

Haber cursado y aprobado la asignatura FUNDAMENTOS Y ESTRUCTURA DE COMPUTADORES del 1º curso de la Titulación

COMPETENCIAS

CEB5	Conocimiento de la estructura, funcionamiento e interconexión de los sistemas informáticos, los fundamentos de su programación, y su aplicación para la resolución de problemas propios de la ingeniería.
CTEIC1	Capacidad de diseñar y construir sistemas digitales, incluyendo computadores, sistemas basados en microprocesador y sistemas de comunicaciones.
CTEIC2	Capacidad de desarrollar procesadores específicos y sistemas empotrados, así como desarrollar y optimizar el software de dichos sistemas.

GUÍA DOCENTE

OBJETIVOS

El objetivo principal de la asignatura es dotar a los alumnos de los conocimientos necesarios para el diseño e implementación de los sistemas digitales mediante Dispositivos Lógicos Programables. Éste se desglosa en los siguientes objetivos:

1. Describir los conceptos básicos relativos a los circuitos integrados digitales
2. Profundizar en la metodología de diseño de los sistemas secuenciales síncronos
3. Asimilar la metodología de diseño de los Dispositivos Lógicos Programables (PLDs) más comunes
4. Comprender la implementación de sistemas electrónicos digitales mediante PLDs
5. Realizar una introducción al diseño de Sistemas Digitales mediante procesadores embebidos en PLDs

CONTENIDOS

1. Contenidos teóricos

Tema 1. *Introducción al diseño de sistemas digitales mediante Dispositivos Lógicos Programables*: Concepto de PLD, clasificación de los PLDs, importancia de los PLDs en el diseño de los sistemas digitales

Tema 2. *Análisis de los circuitos integrados digitales*: Parámetros de tensión y corriente, concepto de familia lógica, curvas de transferencia y salida, fan-out, margen de ruido, análisis de los tipos de salidas

Tema 3. *Sistemas secuenciales síncronos*. Estructura general de un sistema secuencial síncrono, parámetros temporales de los flip-flops, autómatas, metodología general de diseño de sistemas secuenciales síncronos

Tema 4. *Análisis de los PLDs*: SPLDs (PLA, GAL y PAL), CPLDs y FPGAs

Tema 5. *Metodología de diseño de PLDs*: Proceso de diseño de PLDs, Herramientas software para el diseño de PLDs, HDL, síntesis, place and route, simulación y programación

Tema 6. *Análisis del lenguaje VHDL(I)*: Conceptos básicos.

Tema 7. *Análisis del lenguaje VHDL(II)*: Sentencias (statements) concurrentes.

Tema 8. *Análisis del lenguaje VHDL(III)*: Tipos de datos numéricos y conversión de tipo.

Tema 9. *Análisis del lenguaje VHDL(IV)*: Procesos y atributos. Descripción de circuitos combinacionales, secuenciales y Máquinas de Estados.

Tema 10. *Análisis del lenguaje VHDL(V)*:, Descripción de sistemas jerárquicos.

Tema 11. *Análisis del lenguaje VHDL(VI)*: Diseño RTL. Descripción FSM+D y FSMD. Procesadores Embebidos en PLDs.

2. Contenidos prácticos

Clases prácticas en aula

- Se plantearán y resolverán problemas-tipo teórico-prácticos, en los que el alumnado deberá aplicar los conceptos adquiridos en las clases teóricas.

Clases prácticas en laboratorio

Se realizarán prácticas de dos tipos:

- Diseño y simulación mediante una herramienta de diseño de PLDs de distintos casos prácticos.
- Programación de los PLDs con diseños simulados previamente, y comprobación de su funcionamiento.

OBJETIVOS DE DESARROLLO SOSTENIBLE RELACIONADOS CON LOS CONTENIDOS

Industria, innovación e infraestructura

GUÍA DOCENTE

METODOLOGÍA

Aclaraciones generales sobre la metodología (opcional)

La metodología docente considerada para adquirir las competencias de la asignatura se basará en las siguientes actividades formativas:

- Lección magistral y Estudio de casos. En ellas se desarrollarán los contenidos teóricos fundamentales de la asignatura y junto con la actividad Estudio de casos se desarrollarán ejercicios y actividades, con los que se pretende facilitar el proceso de enseñanza-aprendizaje favoreciendo, así mismo, la participación activa del alumnado.

- Tutorías (Tutorías colectivas). Al completar cada bloque, a modo de apoyo, se analizarán y repasarán los conceptos teóricos vistos y se resolverán las dudas del alumnado de forma colectiva.

- **Prácticas de laboratorio**. Sesiones académicas prácticas correspondientes al desarrollo de los contenidos y que consistirán en el diseño y descripción en VHDL de sistemas combinacionales, secuenciales y procesadores específicos.

- Actividades de Evaluación. A lo largo del curso, se podrán plantear breves ejercicios prácticos (estudio de casos), con el objetivo de evaluar la evolución del proceso de aprendizaje.

Estas actividades serán completadas por el alumno con otras no presenciales, en las que el alumno profundizará y analizará los conceptos teóricos estudiados y su aplicación a través de:

Búsqueda de información, consultas bibliográficas, estudio, problemas y preparación de prácticas.

Asimismo, se recomienda al alumno que, para resolver las dudas que le surjan durante el estudio, contacte con los profesores en las horas de tutoría.

Adaptaciones metodológicas para alumnado a tiempo parcial y estudiantes con discapacidad y necesidades educativas especiales

Para los estudiantes a tiempo parcial se tendrá en cuenta su condición y disponibilidad en la asignatura, tanto en el desarrollo de la misma como en su evaluación. La adaptación del estudiante a tiempo parcial a la asignatura se llevará a cabo de mutuo acuerdo entre el Profesor responsable de la misma y los alumnos implicados al inicio del cuatrimestre.

Actividades presenciales

Actividad	Grupo completo	Grupo mediano	Grupo pequeño	Total
Actividades de evaluación	2	-	-	2
Estudio de casos	-	4	-	4
Laboratorio	-	-	18	18
Lección magistral	34	-	-	34
Tutorías	-	2	-	2
Total horas:	***36***	***6***	***18***	***60***

GUÍA DOCENTE

Actividades no presenciales

Actividad	Total
Búsqueda de información	4
Consultas bibliográficas	4
Estudio	54
Preparación de prácticas	10
Problemas	18
Total horas:	***90***

MATERIAL DE TRABAJO PARA EL ALUMNO

Casos y supuestos prácticos
Ejercicios y problemas
Enlaces a URL de interés - *Plataforma Moodle*
Guiones de prácticas - *Plataforma Moodle*
Manual de la asignatura
Transparencias y/o resúmenes esquemáticos - *Plataforma Moodle*

Aclaraciones

Para facilitar el estudio personal del alumno, la asimilación de los contenidos y el desarrollo de las competencias y habilidades, el alumno tendrá a su disposición el material de trabajo indicado.

EVALUACIÓN

Competencias	Exámenes	Prácticas de laboratorio	Resolución de problemas	Supuesto práctico/discusión caso clínico/discusión trabajo científico
CEB5	X	X	X	X
CTEIC1	X	X	X	X
CTEIC2	X	X	X	X
Total (100%)	***30%***	***25%***	***35%***	***10%***
Nota mínima (*)	***5***	***5***	***5***	***0***

(*)Nota mínima (sobre 10) necesaria para que el método de evaluación sea considerado en la calificación final de la asignatura. En todo caso, la calificación final para aprobar la asignatura debe ser igual o superior a 5,0.

GUÍA DOCENTE

Valora la asistencia en la calificación final:

No

Aclaraciones generales sobre los instrumentos de evaluación:

La asistencia a las clases de prácticas de laboratorio es obligatoria para poder aprobar la asignatura, por lo que si algún alumno faltase a una sesión práctica tendrá que recuperarla, entregarla y defenderla en otra sesión. Por ello, se llevará una lista de control sobre la asistencia a las clases de laboratorio. Esta lista de control supondrá el 15% de la nota final. En alguna de las prácticas de laboratorio el alumnado deberá realizar obligatoriamente una memoria, que deberá subir como una tarea a la plataforma Moodle, para su posterior evaluación. El alumno que suspenda las prácticas por no cumplir los requisitos anteriores, tendrá que superar un examen de prácticas para poder aprobar la asignatura. Las prácticas se considerarán aprobadas hasta la convocatoria extraordinaria de septiembre de ese curso.

El examen constará de varias preguntas cortas y largas. En las preguntas cortas se responderá de forma breve y concreta a algunos de los conceptos teóricos del programa de la asignatura. En las preguntas largas se planteará la resolución de problemas en los que se comprobará si los alumnos han comprendido los conceptos teóricos expuestos en clase. El supuesto práctico consistirá en el diseño opcional de un sistema digital en VHDL.

El 65% de la calificación de la asignatura será la nota del examen final, que incluye teoría y problemas, y que corresponden a los apartados examen y resolución de problemas, respectivamente, de la tabla de instrumentos de evaluación. Se deberá obtener una calificación mínima de 5 para realizar la media. Un 25% final de la calificación corresponde a las prácticas de laboratorio, evaluándose la asistencia y la corrección de dichas prácticas. El 10% final de la calificación dependerá de la realización de una práctica opcional en el que se planteará la resolución de un supuesto práctico en lenguaje VHDL. Al alumno que no supere la nota mínima en los apartados de Exámenes, Prácticas de laboratorio y Resolución de problemas pero haya obtenido una nota media igual o superior a 5, se le pondrá en el acta una calificación de suspenso (4).

La convocatoria extraordinaria de abril es para estudiantes que cumplan los requisitos de la convocatoria extraordinaria de finalización de estudios (artículo 29.2 del RRA).

Aclaraciones sobre la evaluación para el alumnado a tiempo parcial y necesidades educativas especiales:

Para los estudiantes a tiempo parcial se tendrá en cuenta su condición y disponibilidad en la asignatura, tanto en el desarrollo de la misma como en su evaluación. La adaptación del estudiante a tiempo parcial a la asignatura se llevará a cabo de mutuo acuerdo entre el Profesor responsable de la misma y los alumnos implicados al inicio del cuatrimestre. En casos excepcionales debidamente justificados, los criterios de evaluación podrán ser modificados y adaptados a dichos alumnos, siempre que se garantice la igualdad de derechos y oportunidades entre todos los compañeros.

Aclaraciones sobre la evaluación de la convocatoria extraordinaria y convocatoria extraordinaria de finalización de estudios:

Los alumnos de la convocatoria extraordinaria de finalización de estudios serán examinados según la guía del curso anterior. Las calificaciones parciales obtenidas en las convocatorias de junio/julio en las actividades académicas dirigidas y en las prácticas se guardan para la convocatoria extraordinaria de septiembre y la de finalización de estudios. En caso de que el alumno tenga suspenso el bloque de teoría/problemas y/o de prácticas tendrá que realizar un examen del bloque correspondiente.

GUÍA DOCENTE

Criterios de calificación para la obtención de Matrícula de Honor:

La mención de «Matrícula de Honor» podrá ser otorgada a estudiantes que hayan obtenido una calificación igual o superior a 9.0. A igualdad de calificación se le concederá al que haya obtenido la nota más alta en el examen.

BIBLIOGRAFIA

1. Bibliografía básica

- **John F. Wakerly**. *Diseño Digital. Principios y Prácticas*. Ed. Prentice Hall. 2001.
- **P. J. Ashenden**. *The Student's Guide to VHDL*. Ed. Morgan Kaufmann. 2008.
- **Gina Smith**. *FPGA 101: Getting Started*. Ed. Newnes. 2010.
- **Ronald J. Tocci y otros**. *Sistemas Digitales: Principios y Aplicaciones*. Ed. prentice Hall. 2007.
- **Antonio Lloris y Alberto Prieto**. *Sistemas Digitales 2º ed*. Mc Graw-Hill. 2003.
- **Enoch O. Hwang**. *Digital Logic and Microprocessor Design with VHDL*. Ed. Delmar. 2005.
- **William Kafig**. *VHDL 101. Everything you need to know to get started*. Ed. Newnes. 2010.
- **Robert K. Dueck**. *Digital Design with CPLD Applications and VHDL*. Ed. Delmar. 2004.
- **Ion Grout**. *Digital Systems Design with FPGAs*. Ed Newnes. 2008.
- **Pong P. Chu**. *FPGA Prototyping by VHDL Examples*. Ed. Wiley. 2008.
- **Peter Wilson**. *Design Recipes for FPGAs*. Ed. Newnes. 2007.
- **P. J. Ashenden**. *The Designer's Guide to VHDL*. Ed. Morgan Kaufmann. 3ª Ed. 2008.
- **Fernando Pardo**. *VHDL: lenguaje para la síntesis y modelado de circuitos*. Ed. Rama. 199, 2004 y 2011.
- **P. J. Ashenden**. *Digital Design: An Embedded Systems Approach using VHDL*. Ed. Morgan Kaufmann. 2007.
- **Kevin Skahill**. *VHDL for Programmable logic*. Ed. Addison-Wesley. 1996.

2. Bibliografía complementaria

- David Pellerin y otros. VHDL Made Easy!. Ed. Mc Graw Hill. 1997.
- Ron Sass y Andrew G. Schmidt. Embedded Systems Design with Platform FPGAs. Ed. Elsevier. 2010.
- Douglas y L. Perry. VHDL: Programming by Examples. Ed. McGraw-Hill. 1998 y 2002.
- VHDL for Designers. Stefan Sjoholm y Lennart Lindh. 1997.
- E. Mandado y otros. Dispositivos Programables y sus aplicaciones. Ed. Thomson-Paraninfo. 2002.
- J. I. Artigas y otros. Electrónica Digital. Aplicaciones y problemas con VHDL. Ed. Prentice Hall. 2002.

CRITERIOS DE COORDINACIÓN

Coordinación en contenidos con otras asignaturas

Fecha de entrega de trabajos

CRONOGRAMA

Periodo	Actividades de evaluación	Estudio de casos	Laboratorio	Lección magistral	Tutorías
1ª Semana	0,0	0,0	0,0	3,0	0,0
2ª Semana	0,0	0,0	0,0	3,0	0,0
3ª Semana	0,0	0,0	0,0	3,0	0,0

GUÍA DOCENTE

Periodo	Actividades de evaluación	Estudio de casos	Laboratorio	Lección magistral	Tutorías
4ª Semana	0,0	0,0	2,0	3,0	0,0
5ª Semana	0,0	0,0	2,0	3,0	0,0
6ª Semana	0,0	0,0	2,0	3,0	0,0
7ª Semana	0,0	0,0	2,0	3,0	0,0
8ª Semana	0,0	0,0	2,0	3,0	0,0
9ª Semana	0,0	0,0	2,0	2,0	1,0
10ª Semana	0,0	0,0	2,0	2,0	0,0
11ª Semana	0,0	0,0	2,0	1,5	0,0
12ª Semana	0,0	0,0	2,0	1,5	0,0
13ª Semana	0,0	2,0	0,0	1,5	1,0
14ª Semana	0,0	2,0	0,0	1,5	0,0
15ª Semana	2,0	0,0	0,0	0,0	0,0
Total horas:	***2,0***	***4,0***	***18,0***	***34,0***	***2,0***

Las estrategias metodológicas y el sistema de evaluación contempladas en esta Guía Docente serán adaptadas de acuerdo a las necesidades presentadas por estudiantes con discapacidad y necesidades educativas especiales en los casos que se requieran.